

#2

Attorney Docket No. 1448.1015

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Koutarou TAGAWA, et al.

Application No.:

Group Art Unit:

Filed: September 24, 2001

Examiner:

For: MICROCOMPUTER WITH DEBUG SUPPORTING FUNCTION

11017 U.S. PTO
09/960519
09/24/01

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. §1.55**

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

In accordance with the provisions of 37 C.F.R. §1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No. 2001-165397

Filed: May 31, 2001

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. §119.

Respectfully submitted,

STAAS & HALSEY LLP

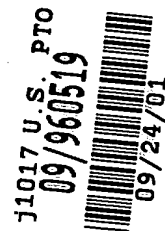
Date: September 24, 2001

By: 

H. J. Staas
Registration No. 22,010

700 11th Street, N.W., Ste. 500
Washington, D.C. 20001
(202) 434-1500

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

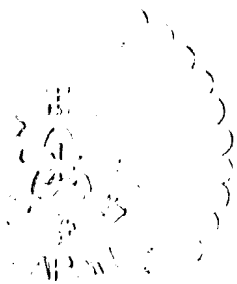
2001年 5月31日

出 願 番 号
Application Number:

特願2001-165397

出 願 人
Applicant(s):

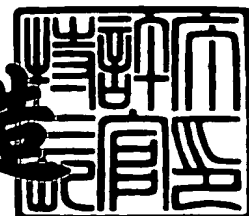
富士通株式会社



2001年 8月 3日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3070260

【書類名】 特許願

【整理番号】 0140037

【提出日】 平成13年 5月31日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 11/28 305

【発明の名称】 デバッグ支援機能付きマイコン

【請求項の数】 6

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 田川 耕太郎

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 新井 耕司

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100104190

 【弁理士】

 【氏名又は名称】 酒井 昭徳

【手数料の表示】

 【予納台帳番号】 041759

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

特 2 0 0 1 - 1 6 5 3 9 7

【包括委任状番号】 9906241

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デバッグ支援機能付きマイコン

【特許請求の範囲】

【請求項 1】 CPUによって実行されるプログラムのデバッグをイン・サーキット・エミュレータを用いておこなうためのデバッグ支援機能を備えたマイコンであって、

前記CPUを有し、かつ駆動電力の供給と停止とを任意に切り替え可能な被デバッグ回路と、

前記イン・サーキット・エミュレータに対するインターフェースモジュールを有し、かつ前記被デバッグ回路への電力供給が停止された状態において駆動電力が供給されることでデバッグに関する設定を保持するデバッグ回路と、

を具備することを特徴とするデバッグ支援機能付きマイコン。

【請求項 2】 CPUによって実行されるプログラムのデバッグをイン・サーキット・エミュレータを用いておこなうためのデバッグ支援機能を備えたマイコンであって、

前記CPUを有する被デバッグ回路と、

前記イン・サーキット・エミュレータに対するインターフェースモジュールを有するデバッグ回路と、

前記被デバッグ回路に外部から駆動電力を供給するための第 1 の電源端子と、

前記デバッグ回路に外部から駆動電力を、前記被デバッグ回路への電力供給から独立して供給するための第 2 の電源端子と、

を具備することを特徴とするデバッグ支援機能付きマイコン。

【請求項 3】 CPUによって実行されるプログラムのデバッグをイン・サーキット・エミュレータを用いておこなうためのデバッグ支援機能を備えたマイコンであって、

前記CPUを有する被デバッグ回路と、

前記イン・サーキット・エミュレータに対するインターフェースモジュールを有するデバッグ回路と、

前記デバッグ回路に外部から駆動電力を供給するための電源端子と、

前記電源端子を介して外部から供給された駆動電力の、前記被デバッグ回路への供給と停止とを切り替えるスイッチ素子と、

前記スイッチ素子の切り替えを制御するための制御信号が外部から供給されるスイッチ制御端子と、

を具備することを特徴とするデバッグ支援機能付きマイコン。

【請求項 4】 前記被デバッグ回路への駆動電力の供給が停止したときに、前記被デバッグ回路から前記デバッグ回路への供給信号をクリップするクリップ回路をさらに具備することを特徴とする請求項 1 ～ 3 のいずれか一つに記載のデバッグ支援機能付きマイコン。

【請求項 5】 前記クリップ回路の、前記被デバッグ回路の出力信号をそのまま前記デバッグ回路に供給するか、前記被デバッグ回路の出力信号をクリップするかを切り替えるための制御信号が外部から供給されるクリップ制御端子をさらに具備することを特徴とする請求項 4 に記載のデバッグ支援機能付きマイコン。

【請求項 6】 前記クリップ回路は、前記被デバッグ回路に供給される駆動電力に応じて、前記被デバッグ回路の出力信号をそのまま前記デバッグ回路に供給するか、前記被デバッグ回路の出力信号をクリップするかを切り替えることを特徴とする請求項 4 に記載のデバッグ支援機能付きマイコン。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、CPU によって実行されるプログラムのデバッグをイン・サーキット・エミュレータを用いておこなうためのデバッグ支援機能付きマイコンに関する。

【 0 0 0 2 】

一般に、CPU コアを有するマイクロプロセッサまたはマイクロコントローラ（以下、両方を含めてマイコンと称する）には、種々の実際の製品等を実装されてプログラムを実行するいわゆる製品版としてのマイコンと、そのプログラム実行機能の他に、イン・サーキット・エミュレータを用いてプログラムのデバッグ

をおこなうための機能を有するデバッグ支援機能付きマイコンとがある。

【0003】

【従来の技術】

図13は、従来のデバッグ支援機能付きマイコンの概略構成を示すブロック図である。このデバッグ支援機能付きマイコン（以下、単にデバッグ用マイコンとする）1は、CPU11、デバッグ・サポート・ユニット（DSU）12、バス・コントローラ13、および内蔵メモリや内蔵周辺回路14を有する。また、デバッグ用マイコン1は、CPU11とデバッグ・サポート・ユニット12とを接続する専用バス15、CPU11とバス・コントローラ13を接続する命令バス16、およびCPU11とバス・コントローラ13と内蔵メモリや内蔵周辺回路14とを接続するデータバス17を有する。デバッグ・サポート・ユニット12はツールバス18を介してイン・サーキット・エミュレータ2に接続される。バス・コントローラ13は外部バス19の制御をおこなう。

【0004】

デバッグ作業をおこなう際には、デバッグ・サポート・ユニット12をイン・サーキット・エミュレータ2に接続し、デバッグ用マイコン1の電源を投入する。それから、デバッグ・サポート・ユニット12内の各種デバッグ設定をイン・サーキット・エミュレータ2から初期化し、CPU11により実際のユーザプログラムを実行する。

【0005】

【発明が解決しようとする課題】

しかしながら、図13に示す構成の従来のデバッグ用マイコン1では、デバッグ・サポート・ユニット12およびCPU11に外部の共通の電源から駆動電力が供給されている。したがって、電源投入直後のCPU11の挙動をトレースしたり、初期化ルーチンの先頭でプログラムをブレークさせようとしても、電源を切ることによって各種デバッグ設定情報が消えてしまうため、デバッグをおこなうことができないという問題点がある。

【0006】

また、デバッグ用マイコン1を含むターゲットシステムの電源投入時の動作を

疑似的に再現させることによってデバッグをおこなう方法がある。これは、デバッグ用マイコン 1 と、デバッグ対象となるターゲットシステムとの間にアダプターを挿入して電源を分離し、デバッグ用マイコン 1 を電源を入れたまま外部からのリセット入力で停止させておき、ターゲットシステムの電源の再投入に同期させてリセット入力を解除するという方法である。しかし、この方法では電源投入直後の過渡期における CPU 1 の動作を再現することができないため、完全なデバッグをおこなえるわけではない。

【 0 0 0 7 】

本発明は、上記問題点に鑑みてなされたものであって、イン・サーキット・エミュレータを接続して、電源投入時のデバッグを完全におこなうことが可能なデバッグ用マイコンを提供することを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

上記目的を達成するため、本発明にかかるデバッグ用マイコンは、デバッグ対象となる被デバッグ回路と、イン・サーキット・エミュレータに対するインターフェースモジュールを有するデバッグ回路とを具備し、それら被デバッグ回路とデバッグ回路とに独立して駆動電力を供給することを特徴とする。この発明によれば、被デバッグ回路とデバッグ回路とに駆動電力が独立して供給されるため、デバッグ回路に駆動電力を供給してデバッグ回路を動作させた状態のまま、被デバッグ回路への駆動電力の供給を停止することができる。

【 0 0 0 9 】

この発明において、被デバッグ回路からデバッグ回路への供給信号をクリップするクリップ回路をさらに設け、被デバッグ回路への駆動電力の供給が停止しているときに、被デバッグ回路からデバッグ回路への供給信号をクリップする構成としてもよい。この発明によれば、被デバッグ回路への駆動電力の供給が停止しているときに、被デバッグ回路からデバッグ回路に供給される信号がクリップ回路によりクリップされるので、電位レベルが不定となった信号が、被デバッグ回路からデバッグ回路に供給されるのを防ぐことができる。

【 0 0 1 0 】

【発明の実施の形態】

以下に、本発明の実施の形態について図面を参照しつつ詳細に説明する。まず、実施の形態の概要について説明する。図1は、本発明にかかるデバッグ用マイコンの全体の概略構成を示すブロック図である。このデバッグ用マイコン3は、デバッグ対象である被デバッグ回路4、デバッグ回路5、および被デバッグ回路4とデバッグ回路5とを接続する専用バス31を有する。専用バス31は、トレース用データやイン・サーキット・エミュレータ2からのブレーク要求信号等の送受信に供される。被デバッグ回路4には外部バス34が接続される。デバッグ回路5は、ツールバス35を介してイン・サーキット・エミュレータ2に接続される。

【0011】

また、デバッグ用マイコン3は、被デバッグ回路4に外部から駆動電力を供給するための第1の電源端子32、およびデバッグ回路5に外部から駆動電力を供給するための第2の電源端子33を有する。これら第1の電源端子32および第2の電源端子33にはたとえば別々の電源が接続され、それぞれの電源から互いに独立して駆動電力が供給される。したがって、デバッグ回路5に駆動電力を供給した状態で、被デバッグ回路4への駆動電力の供給を停止させることができる。

【0012】

図2は、被デバッグ回路4の概略構成を示すブロック図である。被デバッグ回路4は、CPU41とバス・コントローラ42とが命令バス43およびデータバス44により相互に接続された構成となっている。データバス44には内蔵メモリや内蔵周辺回路45が接続されている。CPU41には専用バス31が接続されている。バス・コントローラ42には外部バス34が接続される。

【0013】

図3は、デバッグ回路5の概略構成を示すブロック図である。デバッグ回路5は、イン・サーキット・エミュレータ2に対するインターフェースモジュールとしての機能を有するデバッグ・サポート・ユニット51、および専用バス31を介してCPU41から供給されたトレース情報等を書き込むためのトレースメモ

リ 5 2 を有する。デバッグ・サポート・ユニット 5 1 には専用バス 3 1 およびツールバス 3 5 が接続される。

【 0 0 1 4 】

デバッグ用マイコン 3 は、ユーザプログラムを実行し、そのトレース情報をイン・サーキット・エミュレータ 2 に対して出力するトレースモードを有する。トレースモードでは、被デバッグ回路 4 はユーザプログラムを実行し、そのときのバス動作情報などを専用バス 3 1 を介してデバッグ回路 5 に供給する。デバッグ回路 5 は、被デバッグ回路 4 から供給されたバス動作情報などをトレースデータに加工する。そのトレースデータはツールバス 3 5 を介してイン・サーキット・エミュレータ 2 に送られる。あるいは、トレースデータはデバッグ回路 5 内のトレースメモリ 5 2 に記憶される。

【 0 0 1 5 】

また、デバッグ用マイコン 3 は、イン・サーキット・エミュレータ 2 がユーザプログラムに対してブレークポイントを設定したり、ユーザプログラムのトレースに必要な情報をデバッグ回路 5 に設定するためのエミュレータモードを有する。エミュレータモードでは、デバッグ回路 5 はイン・サーキット・エミュレータ 2 からエミュレータプログラムを読み込んできて、それに基づいて、専用バス 3 1 を介して被デバッグ回路 4 内の各種レジスタやメモリ内容を読み出したり、初期化したりする。

【 0 0 1 6 】

上述した構成のデバッグ用マイコン 3 を用いてデバッグ作業をおこなう際の手順は以下のとおりである。まず、イン・サーキット・エミュレータ 2 を接続し、システム起動時には、被デバッグ回路 4 に駆動電力を供給する図示しない電源と、デバッグ回路 5 に駆動電力を供給する図示しない電源とを同時にオンにする。それによって、イン・サーキット・エミュレータ 2 によりデバッグ回路 5 内のデバッグ関係の設定がおこなわれる。ついで、デバッグ回路 5 に駆動電力を供給する電源をオンにしたまま、被デバッグ回路 4 に駆動電力を供給する電源をオフにする。ここまでで、電源投入時のデバッグの準備が完了する。この状態で、被デバッグ回路 4 に駆動電力を供給する電源を再度オンにする。それによって、被デ

バッグ回路 4 の CPU 4 1 がユーザプログラムの初期化ルーチンなどを実行する。そして、デバッグ回路 5 のデバッグ・サポート・ユニット 5 1 が予め設定しておいたデバッグ設定により、プログラム実行のトレースリストを取得したり、初期化ルーチンの内部に設定したブレークポイントでプログラムを中断させることが可能となる。

【 0 0 1 7 】

ところで、上述したように被デバッグ回路 4 とデバッグ回路 5 とを独立した電源で駆動する構成の代わりに、図 4 に示すデバッグ用マイコン 6 のように、被デバッグ回路 4 およびデバッグ回路 5 に共通の電源端子 6 1 を設け、被デバッグ回路 4 とデバッグ回路 5 とを共通の電源により駆動する構成としてもよい。この場合には、デバッグ用マイコン 6 にスイッチ素子 6 2 とスイッチ制御端子 6 3 を新たに設ける。

【 0 0 1 8 】

図 4 に示す構成では、電源端子 6 1 に供給された駆動電力はスイッチ素子 6 2 を介して被デバッグ回路 4 に供給される。スイッチ素子 6 2 は、スイッチ制御端子 6 3 を介して外部から供給される制御信号に基づいてオン／オフする。つまり、このスイッチ素子 6 2 の切り替え動作によって、被デバッグ回路 4 に対する駆動電力の供給と停止とが切り替えられる。一方、電源端子 6 1 に供給された駆動電力はデバッグ回路 5 にそのまま供給される。したがって、このような構成でも、デバッグ回路 5 に駆動電力を供給した状態のまま、被デバッグ回路 4 への駆動電力の供給を停止させることができる。

【 0 0 1 9 】

また、図 4 に示す構成によれば、デバッグ用マイコン 6 の全電源端子をチップ内の全回路で共通に使用することができる。したがって、被デバッグ回路 4 とデバッグ回路 5 の回路規模の比率を考慮して、チップに設けられた全電源端子を被デバッグ回路用の電源端子とデバッグ回路用の電源端子とに割り振る必要がなくなる。

【 0 0 2 0 】

また、図 5 に示すデバッグ用マイコン 7 のように、被デバッグ回路 4 からデバ

ッグ回路5に供給される信号をクリップするためのクリップ回路71を備えた構成としてもよい。クリップ回路71は、被デバッグ回路4への駆動電力の供給が停止しているときに、被デバッグ回路4の出力信号をクリップする。一方、クリップ回路71は、被デバッグ回路4に駆動電力が供給されているときには、被デバッグ回路4の出力信号をそのままデバッグ回路5に供給する。クリップ回路71のクリップ動作の切り替えは、たとえば図5に示す構成のように、デバッグ用マイコン7に設けられたクリップ制御端子72を介して外部から供給されるクリップ制御信号に基づいておこなわれる。

【0021】

クリップ制御信号としては、特に図示しないが、たとえばデバッグ用マイコン7の外部に、被デバッグ回路4に駆動電力を供給するための電源を監視する電源監視ICを設置し、この電源監視ICの異常電圧検出信号出力を用いることができる。あるいは、クリップ回路71に外部からクリップ制御信号を供給する構成に代えて、図6に示すデバッグ用マイコン8のように、マイコン内部にて、被デバッグ回路4に供給される駆動電力をクリップ制御信号として用いるようにしてもよい。図6に示す構成によれば、外部に電源監視ICを設置する必要がない。

【0022】

図7は、クリップ回路71の概略構成を示す回路図である。クリップ回路71は、デバッグ回路5から被デバッグ回路4に供給される信号をバッファリングする出力バッファ73を有する。また、クリップ回路71は、被デバッグ回路4から出力されてデバッグ回路5で受信する信号をクリップするためのアンドゲートよりなるクリップセル74を有する。出力バッファ73およびクリップセル74は、それぞれ専用バス31に必要な本数分が設けられている。

【0023】

図7において、符号311で示す信号は、デバッグ回路5と被デバッグ回路4を結ぶ専用バス31のうち、デバッグ回路5が出力する各種信号310を出力バッファ73でバッファリングした後の信号である。また、符号313で示す信号は、専用バス31のうち、デバッグ回路5が受信する各種信号312をクリップセル74に通した後の信号である。また、符号75で示す信号はクリップ制御信

号である。

【 0 0 2 4 】

つぎに、本発明にかかるデバッグ用マイコンをターゲットシステムに適用した構成について説明する。図 8 は、本発明にかかるデバッグ用マイコンをターゲットシステムに適用した構成の一例を示すブロック図である。図 8 において、符号 9 は、被デバッグ回路 4 およびデバッグ回路 5 にそれぞれ独立した駆動電力が供給されるデバッグ用マイコンであり、符号 1 0 0 は、デバッグ用マイコン 9 によって制御されるターゲットシステムである。このターゲットシステム 1 0 0 は、電源監視 I C 1 0 4 を有するアダプターボード 1 0 5 を介して、デバッグ用マイコン 9 に接続される。ターゲットシステム 1 0 0 は、外部バス 3 4 に接続される外部メモリ等 1 0 1 を有する。ターゲットシステム 1 0 0 は、電源 1 0 2 により供給される駆動電力によって動作する。また、この電源 1 0 2 の出力電力は、第 1 の電源端子 3 2 を介してデバッグ用マイコン 9 内の被デバッグ回路 4 に供給される。すなわち、被デバッグ回路 4 は、ターゲットシステム 1 0 0 の電源 1 0 2 から供給される駆動電力によって動作する。

【 0 0 2 5 】

また、電源 1 0 2 の出力電力は電源監視 I C 1 0 4 により監視されている。電源監視 I C 1 0 4 による監視結果は、クリップ制御端子 7 2 を介して、クリップ制御信号 7 5 としてクリップ回路 9 1 に供給される。一方、デバッグ回路 5 は、第 2 の電源端子 3 3 を介してイン・サーキット・エミュレータ 2 から供給される駆動電力により動作する。また、電源監視 I C 1 0 4 の駆動電力もイン・サーキット・エミュレータ 2 により供給される。したがって、このシステムは、ターゲットシステム 1 0 0 の電源 1 0 2 がオフであっても、デバッグ回路 5 のレジスタ設定等を保持したまま、再度電源 1 0 2 が投入されるまで待機することができる。

【 0 0 2 6 】

図 8 に示す例では、被デバッグ回路 4 とデバッグ回路 5 とを結ぶ専用バス 3 1 は、被デバッグ回路 4 のリセット信号 3 1 4、クロック信号 3 1 5、被デバッグ回路 4 内の C P U 動作をトレースするためのトレースデータバス 3 1 6、エミュ

レータプログラムをCPU 41に実行させるときに使用する命令バス317、データバス318、および命令ブ레이크などのブ레이크要求信号319である。これら各種信号等はクリップ回路91に接続される。

【0027】

図9は、クリップ回路91の構成を示す回路図である。クリップ回路91は、図7に示すクリップ回路71と同様に、デバッグ回路5の出力信号をバッファリングする出力バッファ93、およびデバッグ回路5の入力信号をクリップするクリップセル94を、それぞれ専用バス31に必要な本数分有する。図9において、符号911で示す信号は、デバッグ回路5の各種出力信号910を出力バッファ93でバッファリングした後の信号である。また、符号913で示す信号は、デバッグ回路5の各種受信信号912をクリップセル94に通した後の信号、すなわちクリップ回路91の出力信号である。

【0028】

クリップセル94は、デバッグ回路5の各種受信信号912とクリップ制御信号75と被デバッグ回路4のリセット信号314を入力とする。つまり、クリップセル94は、クリップ制御信号75および被デバッグ回路4のリセット信号314の両方に基づいて、デバッグ回路5の各種受信信号912をそのまま通過させるか、あるいはローレベルにクリップするかの制御をおこなう。

【0029】

つぎに、上述したデバッグ用マイコン9を含むターゲットシステム100の電源投入時の動作について、デバッグ回路5内のデバッグ設定が全て完了した時点から説明する。まず、デバッグ設定が完了したら電源102をオフにする。このとき、電源監視IC104は、電源102がオフになりつつあることを検出してクリップ制御信号75をアサートする。それによって、クリップ回路91は、被デバッグ回路4から出力される信号レベルの確定しない信号がデバッグ回路5に入力されるのを防ぐ。この状態で、電源102をオンにし、被デバッグ回路4を含む全回路の動作を開始させる。図10は、このときのシーケンスを示す図である。

【0030】

図10に示すように、電源102をオンにしたことによって、電源102の出力電圧が時定数により徐々に高くなる。その出力電圧が一定レベルに達すると、電源監視IC104が出力するクリップ制御信号75がネゲートされる。しかし、この段階では被デバッグ回路4のクロック供給はまだ安定していないので、クロック供給が安定するまで外部からリセットを掛けておくか、内部にカウンタを備えていてクロックが安定するであろう時間までリセット状態を続けるようになっている。リセット状態中はリセット信号314によりクリップ回路91は有効になったままであるが、リセット中に被デバッグ回路4内のCPU41が動作を開始することはないので、何ら問題はない。

【0031】

被デバッグ回路4のクロック供給が安定すると、被デバッグ回路4のリセットが解除される。それと同期してリセット信号314がネゲートされ、入力クリップ回路91でのクリップが解除される。それによって、リセット解除で動作を開始した被デバッグ回路4内のCPU41のトレースリストを取得することや、CPU41のリセットベクタフェッチや初期化ルーチンの先頭命令のフェッチに対してデバッグ回路5からブレークをかけることが可能となる。

【0032】

図11および図12は、図8に示すシステム構成の全体を模式的に示す外観図である。図11に示す構成は、トレース専用端子付きデバイスと外部トレースメモリを組み合わせて使用する例であり、図11において符号1051はトレース専用端子であり、符号1052は外部トレースメモリである。また、図11においてエバチップ、ユーザーターゲットボードおよびDSUインターフェースはそれぞれ図8のデバッグ用マイコン9、ターゲットシステム100およびツールバス35に相当する。外部トレースメモリ1052はトレース専用端子1051を介してエバチップ、すなわちデバッグ用マイコン9に接続される。

【0033】

また、アダプターボード105は、アダプターボード105から伸びる外部バス34を介してアダプターボード105に接続されたMPU部1053を、ユーザーターゲットボード、すなわちターゲットシステム100のMPU部ソケット1

001に差し込むことにより、ユーザターゲットボードに接続される。なお、ユーザターゲットボードには、ユーザターゲットボード上の外部バス34を介して、たとえばASIC1002やROM1003やRAM1004などが実装されている。

【0034】

図12に示す構成は、トレース専用端子がないデバイスを使用する例であり、この例ではデバッグ用マイコン9内のトレースメモリを用いる。その他の構成は図11に示す例と同じである。なお、図11および図12のいずれにおいても、アダプターボード105に実装されている電源監視ICについては省略している。

【0035】

上述した実施の形態によれば、デバッグ用マイコン3, 6, 7, 8, 9の被デバッグ回路4とデバッグ回路5とに駆動電力が独立して供給されるため、デバッグ回路5への駆動電力を供給した状態のまま、被デバッグ回路4への駆動電力の供給を停止することができる。つまり、被デバッグ回路4とデバッグ回路5の両方に駆動電力を供給してイン・サーキット・エミュレータ2によりトレース機能やブレーク機能等の各種デバッグ情報の設定をおこなった後、被デバッグ回路4への駆動電力のみを停止しても、各種デバッグ情報がデバッグ回路5に保持される。したがって、被デバッグ回路4への駆動電力の供給を再開すれば、デバッグ回路5に保持されているデバッグ情報に基づいて電源投入直後のデバッグをおこなうことができる。

【0036】

また、上述した実施の形態によれば、各種デバッグ情報の設定をおこなった後、被デバッグ回路4への駆動電力の供給が停止しているときに、被デバッグ回路4からデバッグ回路5に供給される信号がクリップ回路71, 91によりクリップされるので、電位レベルが不定となった信号が、被デバッグ回路4からデバッグ回路5に供給されるのを防ぐことができる。したがって、被デバッグ回路4への駆動電力の供給が停止しているときに、被デバッグ回路4から出力される電位レベルが不定の信号により、デバッグ回路5が誤動作するのを防ぐことができる。

【0037】

以上において本発明は、上述した実施の形態に限らず、種々の変更可能である。

【0038】

【発明の効果】

本発明によれば、デバッグ用マイコンの被デバッグ回路とデバッグ回路とに駆動電力が独立して供給されるため、デバッグ回路で各種デバッグ情報を保持したまま、被デバッグ回路への駆動電力の供給を一旦停止した後、被デバッグ回路への駆動電力の供給を再開すれば、デバッグ回路に保持されているデバッグ情報に基づいて電源投入直後のデバッグをおこなうことができる。

【0039】

また、本発明によれば、被デバッグ回路への駆動電力の供給が停止しているときに、被デバッグ回路からデバッグ回路に供給される電位レベルが不定の信号がクリップ回路によりクリップされるので、被デバッグ回路への駆動電力の供給が停止しているときに、デバッグ回路が誤動作するのを防ぐことができる。

【図面の簡単な説明】

【図1】

本発明にかかるデバッグ用マイコンの概略構成を示すブロック図である。

【図2】

本発明にかかるデバッグ用マイコンの被デバッグ回路の概略構成を示すブロック図である。

【図3】

本発明にかかるデバッグ用マイコンのデバッグ回路の概略構成を示すブロック図である。

【図4】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図である。

【図5】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図である。

【図 6】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図である。

【図 7】

本発明にかかるデバッグ用マイコンのクリップ回路の概略構成を示す回路図である。

【図 8】

本発明にかかるデバッグ用マイコンをターゲットシステムに適用した構成の一例を示すブロック図である。

【図 9】

図 8 に示すデバッグ用マイコンのクリップ回路の構成を示す回路図である。

【図 1 0】

図 8 に示すターゲットシステムの電源投入時の動作のシーケンスを示す図である。

【図 1 1】

図 8 に示すシステム構成の全体を模式的に示す外観図である。

【図 1 2】

図 8 に示すシステム構成の全体を模式的に示す外観図である。

【図 1 3】

従来のデバッグ用マイコンの概略構成を示すブロック図である。

【符号の説明】

- 2 イン・サーキット・エミュレータ
- 3, 6～9 デバッグ用マイコン（デバッグ支援機能付きマイコン）
- 4 被デバッグ回路
- 5 デバッグ回路
- 3 2 第 1 の電源端子
- 3 3 第 2 の電源端子
- 4 1 CPU
- 5 1 デバッグ・サポート・ユニット（インターフェースモジュール）
- 6 1 電源端子

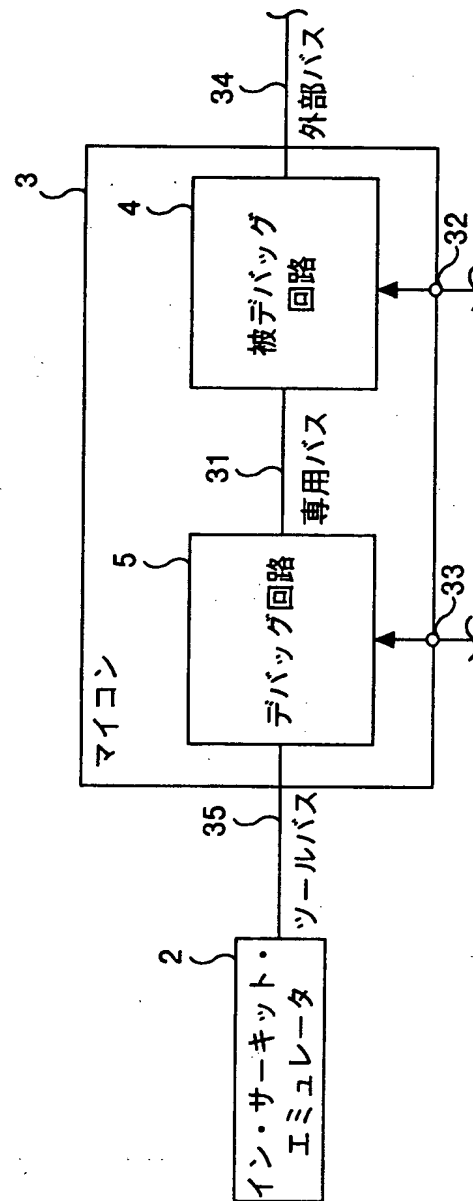
- 6 2 スイッチ素子
- 6 3 スイッチ制御端子
- 7 1, 9 1 クリップ回路
- 7 2 クリップ制御端子
- 7 5 クリップ制御信号

【書類名】

図面

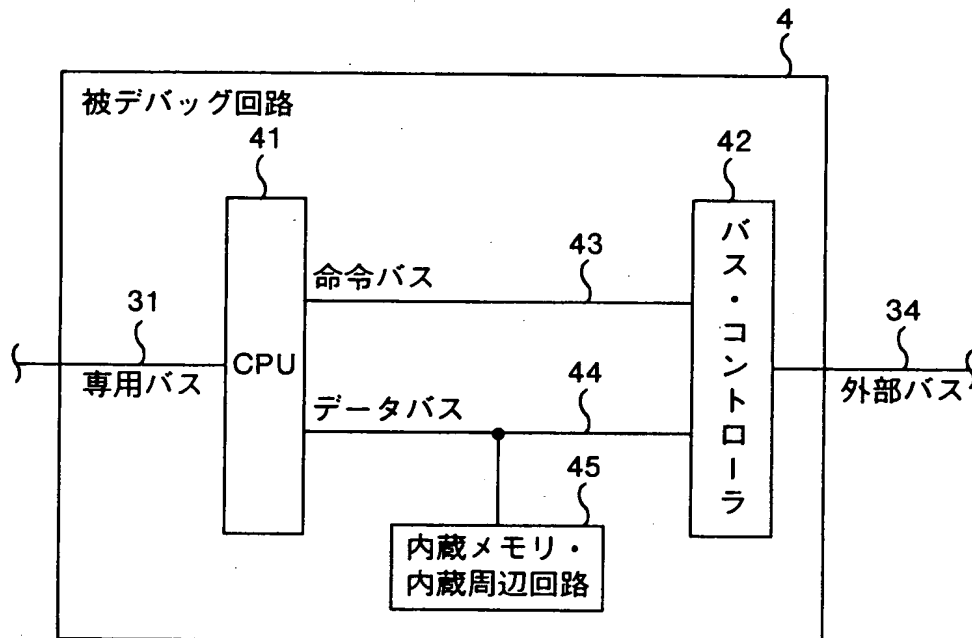
【図 1】

本発明にかかるデバッグ用マイコンの概略構成を示す
ブロック図



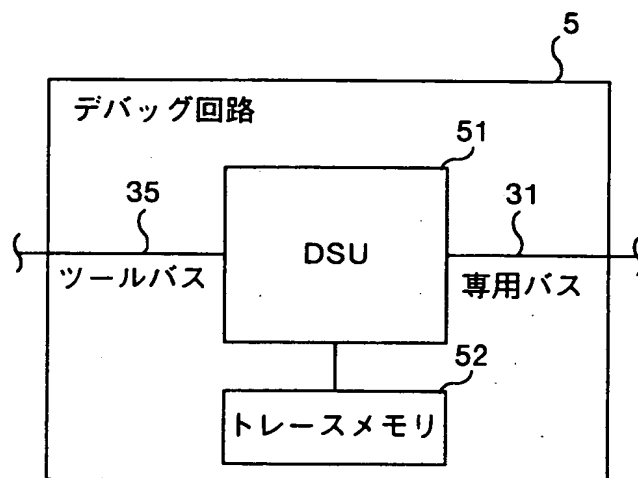
【図 2】

本発明にかかるデバッグ用マイコンの被デバッグ回路の概略構成を示すブロック図



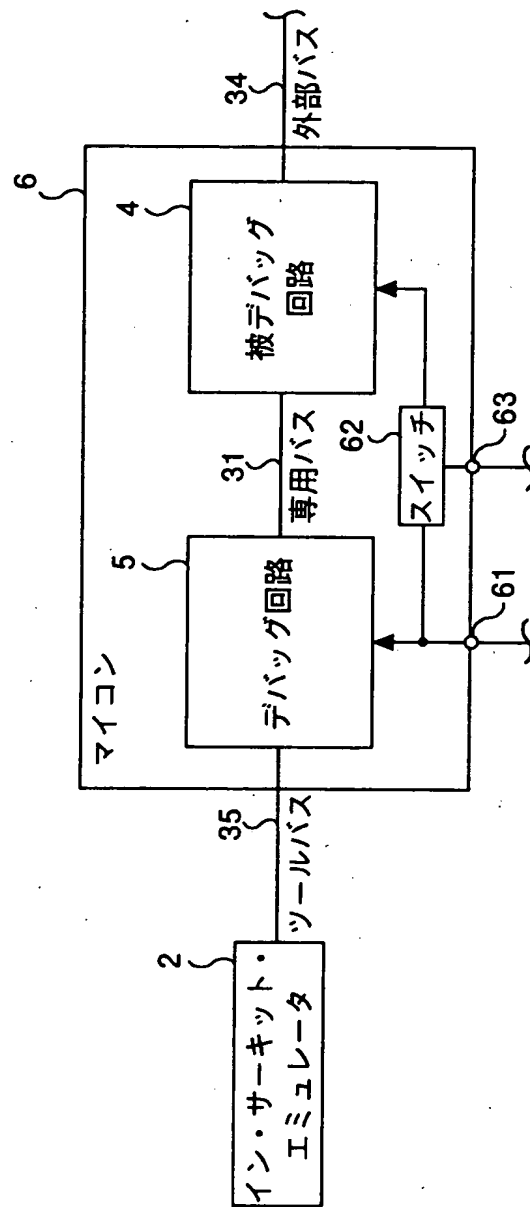
【図 3】

本発明にかかるデバッグ用マイコンのデバッグ回路の概略構成を示すブロック図



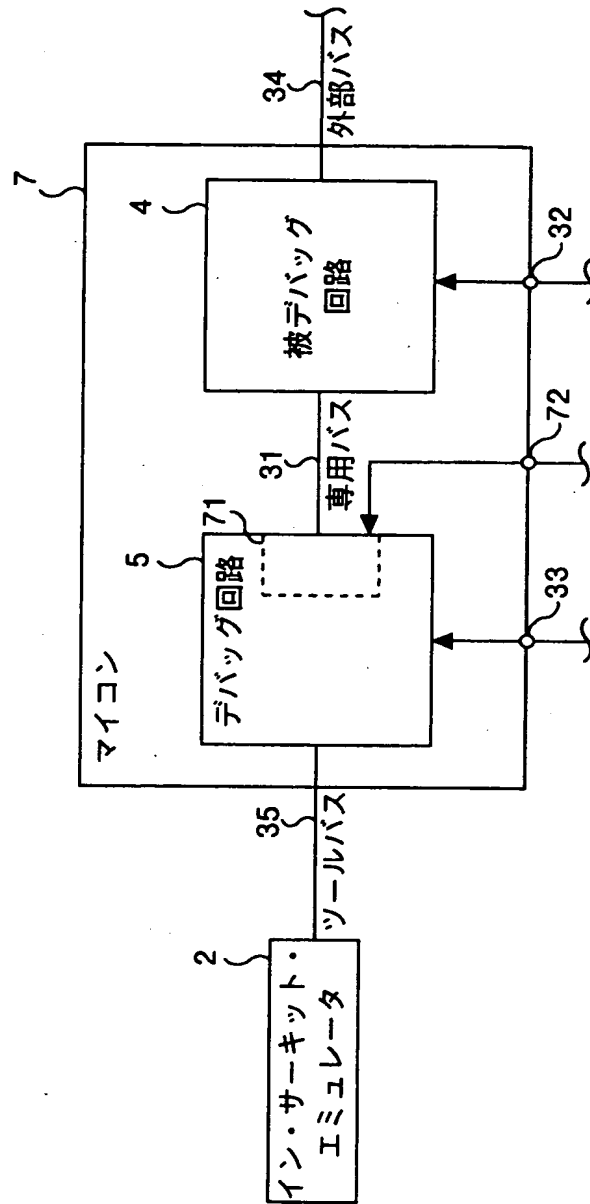
【図4】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図



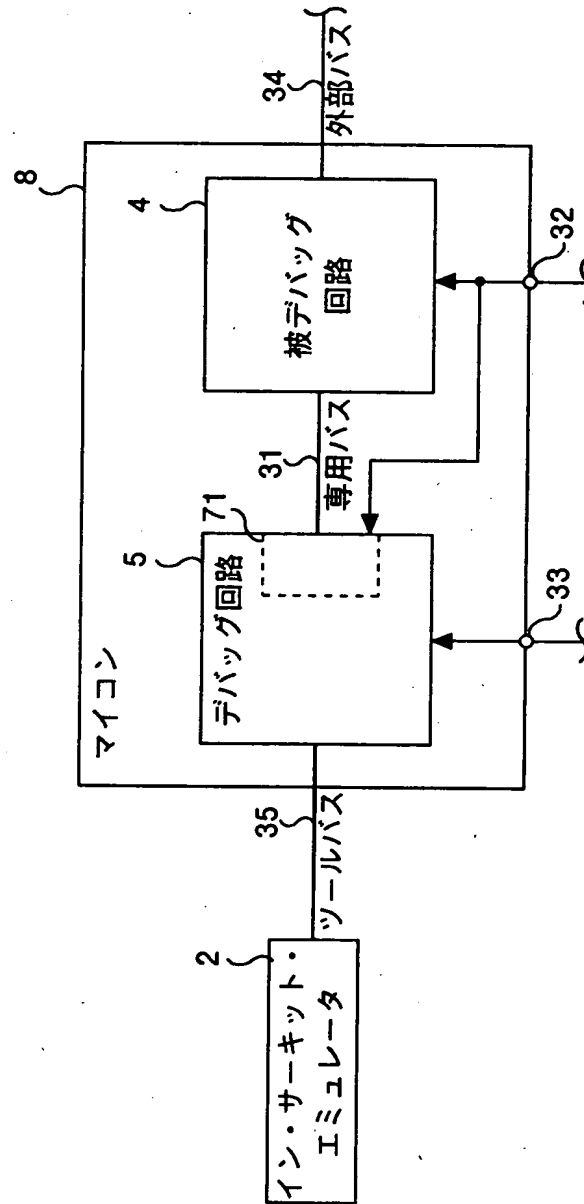
【図 5】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図



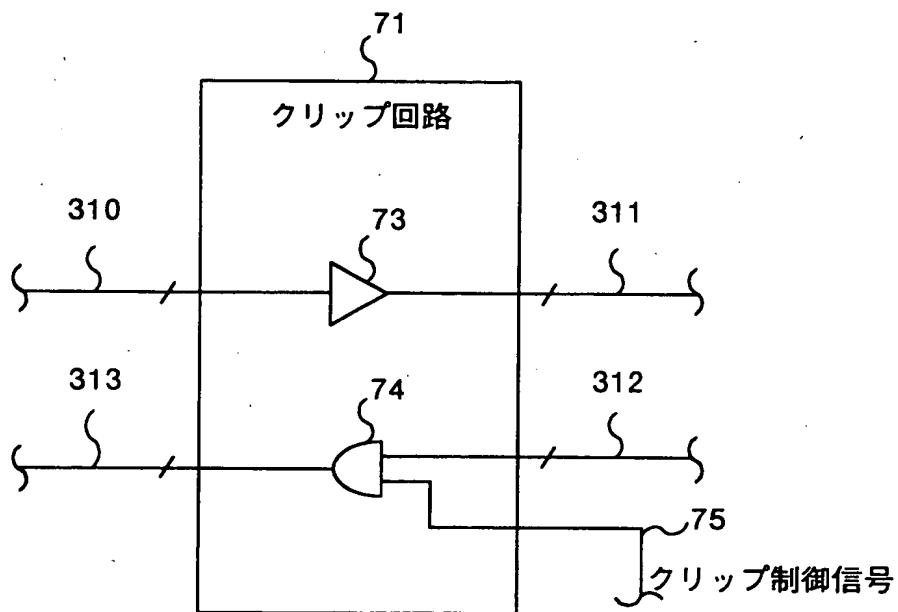
【図 6】

本発明にかかるデバッグ用マイコンの他の例を示すブロック図



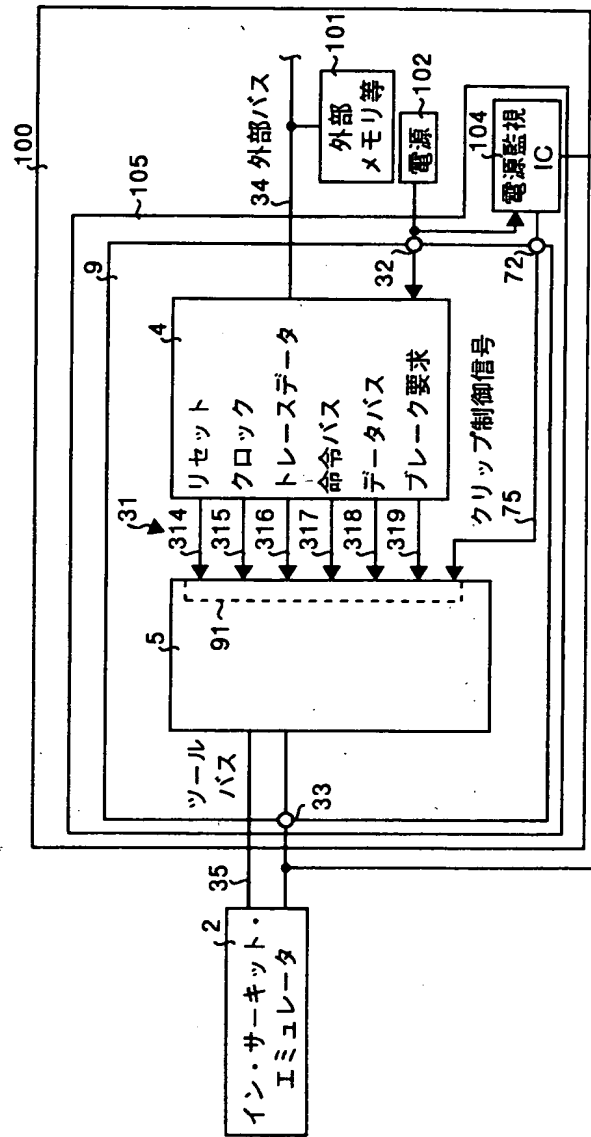
【図 7】

本発明にかかるデバッグ用マイコンのクリップ回路の
概略構成を示す回路図



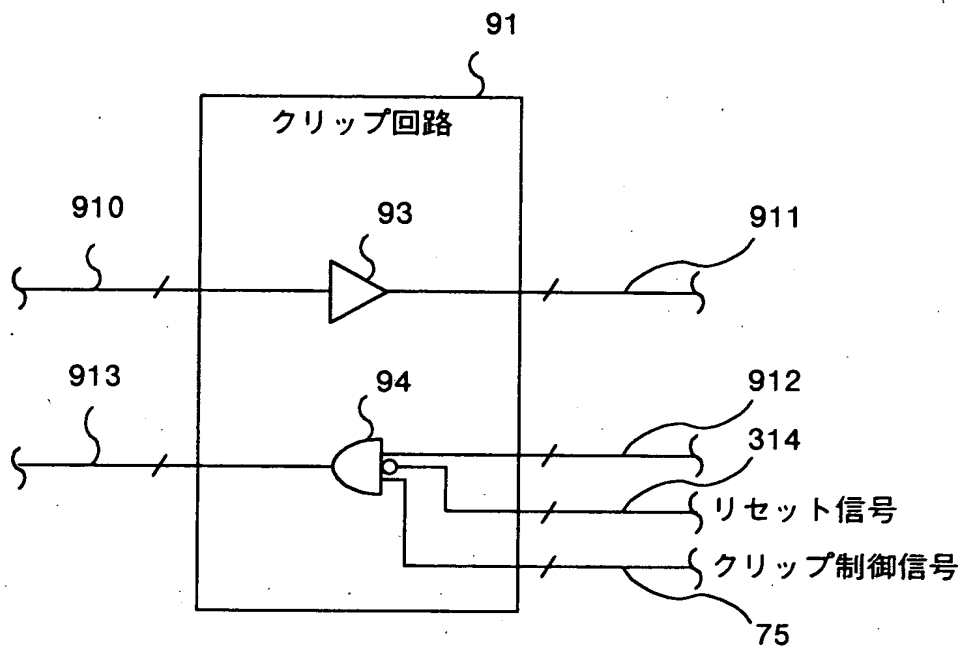
【図8】

本発明にかかるデバッグ用マイコンをターゲットシステムに適用した
構成の一例を示すブロック図



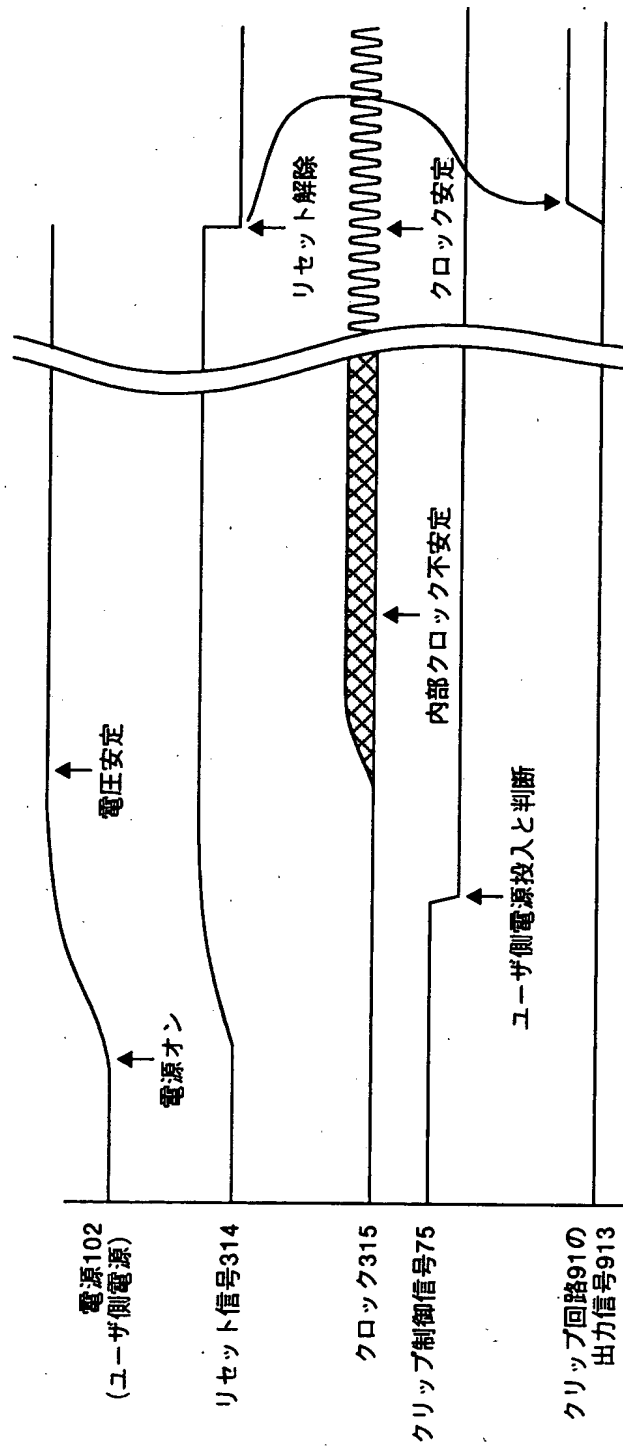
【図9】

図8に示すデバッグ用マイコンのクリップ回路の構成を示す回路図



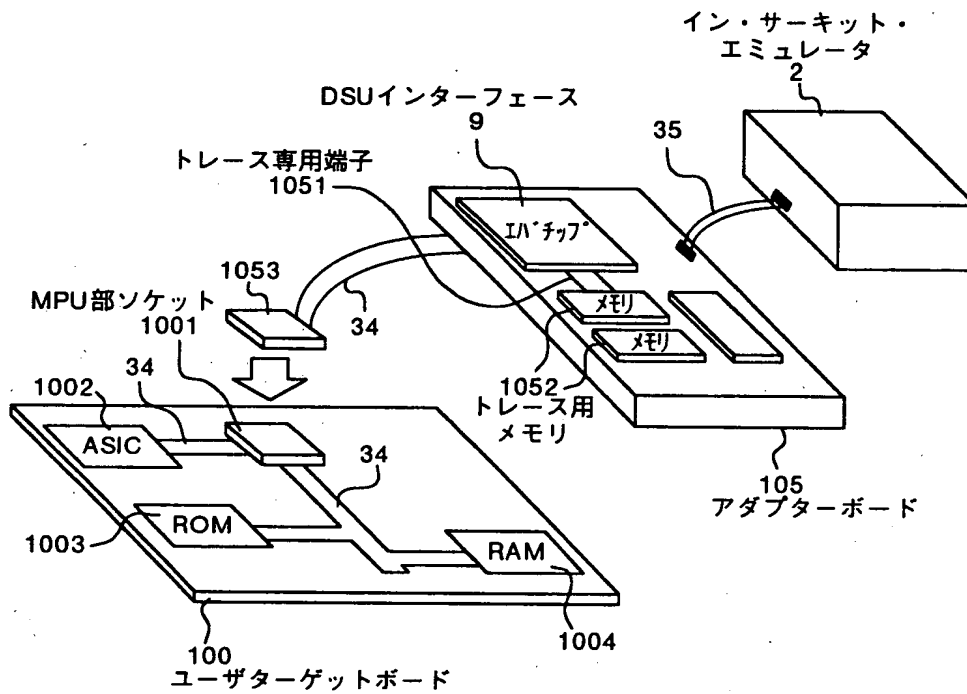
【図10】

図8に示すターゲットシステムの電源投入時の動作のシーケンスを示す図



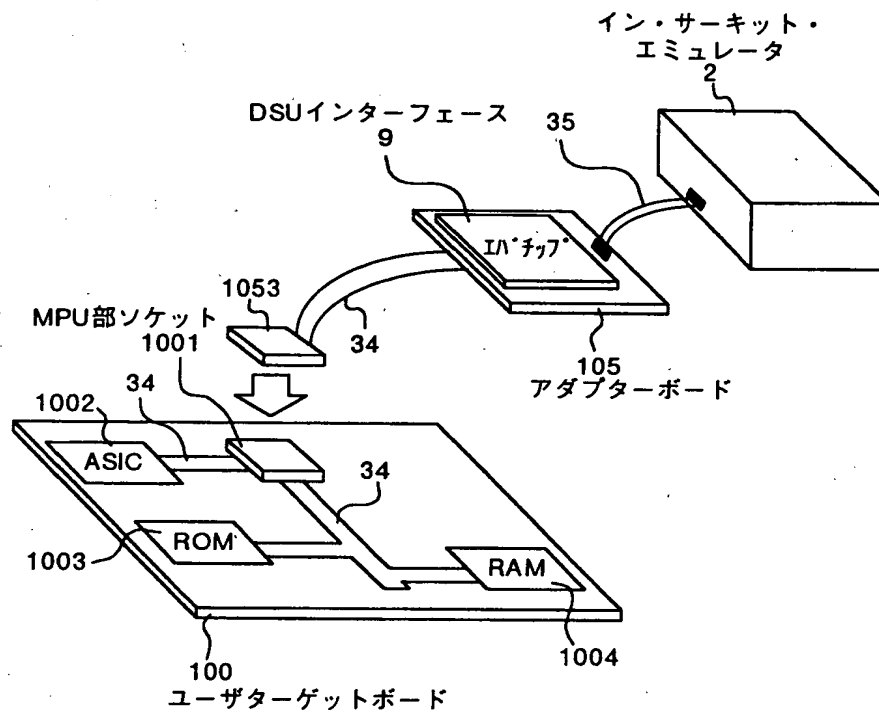
【図 11】

図 8 に示すシステム構成の全体を模式的に示す外観図



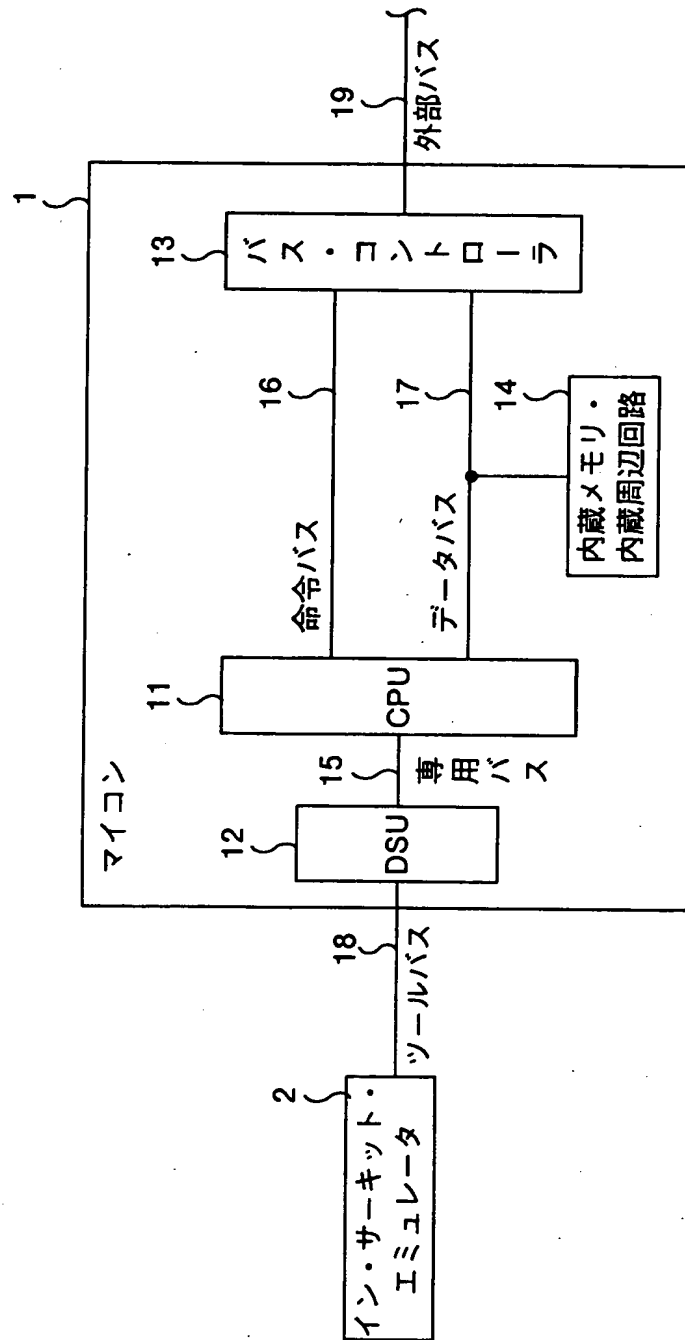
【図12】

図8に示すシステム構成の全体を模式的に示す外観図



【図13】

従来のデバッグ用マイコンの概略構成を示すブロック図



【書類名】 要約書

【要約】

【課題】 デバッグ支援機能付きマイコンにイン・サーキット・エミュレータを接続して、電源投入時のデバッグを完全におこなうこと。

【解決手段】 デバッグ対象となる被デバッグ回路 4 と、イン・サーキット・エミュレータ 2 に対するインターフェースモジュールを有するデバッグ回路 5 とに、それぞれ専用の電源端子 3 2, 3 3 を介して独立して駆動電力を供給する。そして、被デバッグ回路 4 とデバッグ回路 5 の両方に駆動電力を供給し、イン・サーキット・エミュレータ 2 により各種デバッグ情報の設定をおこなった後、被デバッグ回路 4 への駆動電力の供給のみを停止し、デバッグ回路 5 に各種デバッグ情報を保持させた状態で被デバッグ回路 4 への駆動電力の供給を再開し、デバッグ回路 5 に保持されているデバッグ情報に基づいて電源投入直後のデバッグをおこなう。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社